



# PowerPro™ CG

Reduces Power by up to 60%

PowerPro CG はカリプト社の特許であるシーケンシャル・アナリシス技術に基づき、シーケンシャル・クロック・ゲーティングの適応可能な箇所を自動的に見つけ出し、最適化を行う RTL 電力最適化ソリューションです。PowerPro CG は、低電力に最適化された RTL 記述を自動生成します。出力された RTL 記述には、シーケンシャルなクロック・ゲーティングが可能なイネーブル論理が付加されており、更にユーザ本来のコーディングスタイルと合成プラグマは、そのまま保持されています。PowerPro CG が output した RTL 記述に機能的な変更が加えられていないことを保証するために、シーケンシャル等価性検証で包括的に検証されます。

## RTL 電力最適化

PowerPro CG はシーケンシャル・クロック・ゲーティングのイネーブル論理を見つけ出し、それを元の RTL へ挿入することによって、消費電力の大幅な削減を自動化します。

PowerPro CG はシーケンシャル・クロック・ゲーティングの適応可能な個所を発見し、新しいクロック・ゲーティングのイネーブルロジックの追加を除いては、設計者の元の RTL と機能的に等価な新しい RTL コードを生成します。この新しい RTL は、ユーザ定義のすべてのプラグマとコメントを保持します。PowerPro CG によって最適化された電力は合成、クロックツリー最適化、そしてフィジカル設計で使用される下流の電力削減ツールとは補完的な関係であり、かつ累積的です。

PowerPro CG は手動の RTL クロック・ゲーティングと比べ、より短時間でより良い結果を一貫して生みます。PowerPro CG はレジスタ、クロックツリー、組合せ論理、それにメモリにおける不要なスイッチングを排除するために、設計のシーケンシャルな性質を考慮することによって、従来の組合せ論理に基づくクロック・ゲーティング・ツールよりも多くの電力を削減します。

PowerPro CG は面積とタイミングを考慮することのほかに総電力（静的と動的）を予測する RTL プロトタイピング・エンジンを含んでいます。面積とタイミングへの影響を最小限に

抑え、電力削減を最大限にするクロック・ゲーティングのイネーブル論理を選択する事で、電力と設計のトレードオフが考慮されています。

PowerPro CG が最適化した RTL は機能的な変更が加わっていないことを保証するために、フォーマル等価性検証で包括的に検証されます。他のどのようなソリューションも、このように自動化された RTL 電力最適化とフォーマル検証の組み合わせを提供していません。

さらに、PowerPro CG がブロックの境界でサイクル精度で元と同じ動作を維持するため、既存のリグレッション用のシミュレーション環境を PowerPro CG の生成した RTL 検証に使用することができます。

## 特許のシーケンシャル・アナリシス技術

PowerPro CG は不要なスイッチング動作を確認し、複数のサイクルにまたがる回路動作と設計状態を評価するために、シーケンシャル技術を使い最適なクロック・ゲーティング可能な論理を生成します。このマルチサイクルの解析はスイッチング動作データを使用しないケースにおいても、デザインがどのように機能するかについての全体的な概要を提供します。ゲートレベルで動作する組み合せ的な電力最適化ツールと異なり、PowerPro CG は電力削減の効果が大きい RTL で機能します。



## PowerPro CG フロー

PowerPro CG は合成可能な RTL デザインを読み込み、機能上同一な、電力最適化された RTL デザインを生成します。

## 利点

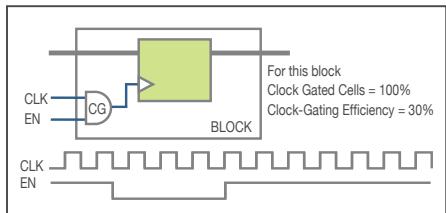
- 電力削減を最大限にするためのレジスタ・トランസෆা・レベルでの最適化
- レジスタ、クロックツリー、組合せ論理、それにメモリにおける不要なスイッチング動作を排除
- 包括的、かつ完全に自動化されたフォーマル検証フロー
- タイミングと面積にほとんど、あるいは全く影響を与えることなく電力を削減
- 可読性に優れた電力最適化された RTL の生成
- 手動の RTL 最適化における間違いと作業を排除
- 最適化された RTL はシームレスに既存の RTL 設計フローに適合
- 電力削減は下流のツールに対して累積的で、補完的です

## クロック・ゲーティングの効率

クロック・ゲーティングの有効性を計る一般的な尺度はデザイン中のクロック・ゲートを持つレジスタの割合です。これは存在するクロック・ゲートの数を設計者に知らせますが、電力削減との相関関係はありません。

一方、クロック・ゲーティングの効率はスイッチング動作を考慮することで、クロック・ゲーティングに関連する実際の動的電力削減のより有効な指標となります。

PowerPro CG はクロック・ゲーティングの効率を改善することによって、設計上の電力を削減します。これは、イネーブル論理を持っていないレジスタにイネーブル論理を追加する場合と、既にイネーブル論理を持っているレジスタに別のイネーブル論理を追加することによって達成します。



### クロック・ゲーティングの効率の計算

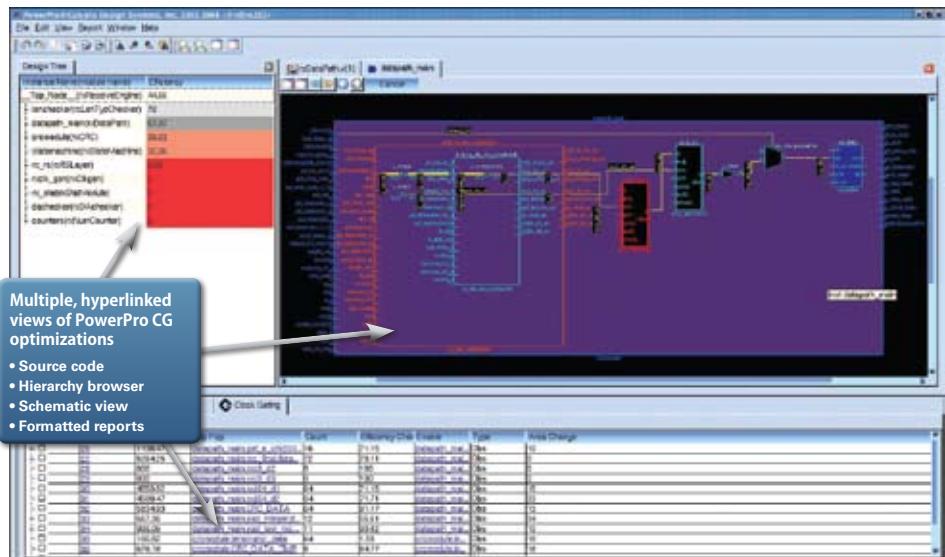
このブロックはただ 1 個のクロック・ゲーティングされるレジスタを含んでいます。事実上、ブロックは 100% クロック・ゲートされています。しかし、ベクトルセットでクロックをゲートするイネーブル信号は、10 サイクルのうち 3 サイクルの間、インアクティブです。したがって、レジスタのクロック・ゲーティング効率は 30% です。全体の設計のクロック・ゲーティング効率は一定の代表的なベクトルセットに対する設計内の全レジスタのクロック・ゲーティング効率の平均値です。

## PowerPro Analyzer

PowerPro Analyzer は PowerPro CG の最適化設計の全体的概要を提供する強力なグラフィカル・ユーザ・インターフェースです。PowerPro Analyzer によって、ユーザーは RTL ソースコード、回路図表示、それに設計階層構造における電力最適化ることができます。設計表示は高速ナビゲーションと電力最適化の解析のためにハイパリンクされており、設計者は PowerPro CG によって行われた設計変更を詳細に理解することができます。

## 既存の RTL 設計フローに適合

PowerPro CG は主要な RTL 合成ツール



### PowerPro Analyzer

PowerPro による最適化はハイパリンクされたグラフィカルな表示で見ることができます。すべての最適化のリストは電力節減の順になっており、ユーザーは電力、性能、および面積のトレードオフを行うことができます。

フローと統合されています。すべての合成プログラマと検証ディレクティブは、論理合成とシミュレーション用に、PowerPro CG が生成した RTL にそのまま保たれます。

PowerPro CG は以下の業界標準のファイルフォーマットをサポートします。

- 合成可能な RTL (Verilog または VHDL)
- テクノロジー・ライブラリ・ファイル (.lib)
- シノプシス・デザイン・コンストレント (SDC)
- スイッチング・アクティビティ・ファイル (SAIF または VCD)
- コモン・パワー・フォーマット (CPF)

PowerPro CG はセットアップ、最適化、そして出力の 3 つの基本的な機能で構成された Tcl インタフェースによって制御されます。Setup コマンドはデザイン、ライブラリ、そしてコンストレント・ファイルを指定します。Optimize コマンドはシーケンシャルな解析を開始し、クロック・ゲーティングのイネーブル論理を生成します。Output コマンドは最適化された RTL とフォーマル検証を自動化するための SLEC Pro スクリプトを書き出します。

## 包括的フォーマル検証

SLEC Pro は PowerPro CG の最適化の包括的フォーマル検証を提供します。

SLEC Pro はカリプト社のシーケンシャル・ロジック等価性検証ツールで、すべての可能な入力パターンに対し、すべての時間に渡って、元の RTL 設計の機能と PowerPro CG の最適化後の機能を比較します。

PowerPro CG はフォーマル検証フローを自動化するために、SLEC Pro のセットアップ・スクリプトを書き出します。そのスクリプトは最適化された RTL と元の RTL が機能上、同一であることをフォーマルに実証するために必要なすべての Tcl コマンドを含んでいます。

SLEC Pro は、リタイミング、パイプライン処理、そしてクロック・ゲーティングのような最適化において、顧客による何百もの検証実績を持つ SLEC 製品ファミリーの一員です。

## システム要件と互換性

- 言語 : VHDL 87/93、Verilog 95/2001
- オペレーティングシステム : Redhat Enterprise Linux 3.0/4.0
- プラットフォーム : 32/64 ビット x86 互換ハードウェア
- メモリ : 2GB 以上