

ニュース リリース

カリプト社、SLEC 最新版により ESL フローにおける等価性検証の適応範囲を大幅に拡大

複雑で深いループを形式検証で取り扱うための技術革新

カリフォルニア州サンタクララ市発 – 2010年 6月 7日 – シーケンシャル・アナリシス

技術のリーダーであるカリプト・デザイン・システムズ社 (www.calypto.com) は、本日、エレクトロニクス・システム・レベル(ESL)設計フローにおけるより複雑なSoC設計へ対応した最新版のSLEC 5.0を発表しました。このSLEC 5.0は、ESLフローで用いられるモデルが持つ、深く複雑なループ構造を検証するための革新的技術を含みます。 SLEC は、ESLモデルとRTL間の等価性を形式的に検証する業界の唯一の包括的機能検証ソリューションです。

「ESLフローの完成度を迅速に高めてゆくためには、複雑なループ構造をもつ先端のディジタル設計を含むより広範囲の設計をサポートできるように、絶え間なく当社の研究開発チームが形式検証アルゴリズムを開発・改良してゆくことが必要です。」と、カリプト・デザイン・システムズ社の最高経営責任者のトム・サンドバル (Tom Sandoval) は述べています。 「SLEC 5.0は、その革新的技術によって新しいアプリケー

ション分野へ対応することができるようになっただけでなく、更に当社の顧客に対して、大幅に使いやすくなったセットアップ環境を提供することができます。」

SLEC 5.0は、複雑で深いループ構造を持つ設計をスムーズに取り扱うための次世代の形式検証アルゴリズムを含んでいます。従来のアルゴリズムでは、ループ・アンローリング(展開)技術がしばしば用いられ、処理時間、メモリ使用量、検証可能キャパシティなどの点から限界がありました。そのためユーザには、ループの範囲を静的に制約するように求めがありました。今回のカリプト社の最新技術では、たとえ複雑で深いループが設計内に含まれていたとしても、ユーザは制約を設ける必要がありません。これによりユーザの使い勝手は飛躍的に向上し、更により広範囲の設計アプリケーション分野において、包括的でスケーラブルな検証ソリューションを提供することができます。

大容量メモリをもつ設計のための新機能

次にSLEC 5.0は、大容量メモリを搭載した設計の包括的検証を可能にする新機能も含んでいます。システム・レベル設計内の大きな配列は、RTL設計の大容量メモリに相当しますが、これらを含んでいた場合、形式検証手法のキャパシティの壁にあたる可能性があります。

SLEC 5.0は、配列やメモリをモデル化するための新しい技術を含み、SLECのデータベース上に展開されるメモリ・モデルのサイズを最大90パーセント削減することによって、SLECが扱うことができるメモリの大きさを増加させます。

SLEC System-HLS フローにおける改良

SLEC 5.0は、業界の3つの主要な高位合成(HLS)ツールとの連携を更に強化しました。これにより、使いやすさを向上し、HLSツールの最新機能へ対応します。

- メンター社 CatapultC向け: 新しいcat2SLECフローは、CatapultCが出力したSLEC向けスクリプトに書かれているスループット、レイテンシ、ac_channelのサイズ、フロップ・プロップのマッピング、およびリセットの長さを自動的にリファインします。
- ケイデンス社 C-to-Silicon向け: 新しいctos2SLECフローは、CtoSiliconの持つXMLデータベースを利用し、検証に必要な設計の特性をSLECのスクリプト上に反映し自動的に出力します。
- フォルテ社 Synthesizer向け: 新しいcyn2SLECは、外部メモリとカスタム・インターフェースを含むパイプライン設計において、完全に自動化された統合環境を提供します。

SLEC 製品ファミリー

SLEC製品ファミリーは以下の製品を含みます。

- SLEC System: C、C++、SystemCで書かれたシステム・レベルのモデルとRTL設計の等価性を形式的に検証します。
- SLEC System-HLS: 高位合成ツールから合成されたRTL設計が元のシステム・レベルのモデルに対して機能的に等価であることを形式的に検証します。
- SLEC RTL: 低消費電力化、あるいは性能の向上のためにRTLを手作業で最適化した際に、最適化前後で機能的に違いがないことを証明します。
- SLEC Pro: カリプト社のPowerPro製品によって最適化されたRTL設計が、元のRTLモデルと機能的に等価であることを包括的に検証します。

すべてのSLEC製品は、現在すでに出荷中であり、即日納品が可能です。SLECは、リナックスのPC上で動作します。

SLEC 5.0 は、2010 年 DAC にて展示

6月14日～16日の期間、カリフォルニア州アナハイム市で開催されるDACでは、カリプト社はブース#286において、PowerProとSLECのすべての製品を展示すると同時に、SLEC 5.0のデモを行います。個別デモをご希望される方は、以下のアドレスにて登



録をお願い致します。またcalypto_info_japan@calypto.comへの日本語のemailでも受け付けております。

http://www.calypto.com/dac_registration.php (英語)

さらにカリプト社は、6月17日（木）午後4時30分から207AB号室で「高位合成に最適な入力言語は何か」と題するパネルで講演します。

カリプトについて

2002 年設立の米国カリプト・デザイン・システムズ社はその特許のシーケンシャル・アナリシス技術に基づいたクラス最良の消費電力最適化と機能検証ソフトウェアを提供することによって、設計者が高品質で、低消費電力の電子システムを作り出すことを可能にします。カリプト社はフォーチュン 500 社に入る顧客を全世界に持ち、また、ケイデンス社のコネクション・プログラム、IEEE-SA、シノプシス社の SystemVerilog Catalyst Program、メンター・グラフィックス社の OpenDoor Program、Si2 のメンバーで、Power Forward Initiative の積極的に参加しています。カリプト社は現在、ヨーロッパ、インド、日本、それに北米の各地域に拠点を持ちます。米国本社の所在地は、2933



Bunker Hill Lane, Suite 202, Santa Clara, Calif. 95054. 電話: (408) 850-2300 です。カリプト社に関する詳細については、www.calypto.comを参照して下さい。

本発表に関する詳細については、以下までお問い合わせください。

カリプト・デザイン・システムズ株式会社

マーケティング 山本修作

電話: 045-470-2070

Email: shusaku@calypto.com

住所: 〒222-0033 横浜市港北区新横浜 2-3-4 クレシェンドビル 9F

###

カリプト社と PowerPro はカリプト・デザイン・システムズ社の商標です。その他の製品名および社名はそれぞれの会社の商標または登録商標です。